

①2 **DEMANDE DE BREVET D'INVENTION**

A1

②2 Date de dépôt : 20 janvier 1988.

③0 Priorité : JP, 20 janvier 1987, n° P62-10338.

④3 Date de la mise à disposition du public de la
demande : BOPI « Brevets » n° 29 du 22 juillet 1988.

⑥0 Références à d'autres documents nationaux appa-
rentés :

⑦1 Demandeur(s) : Société dite : KABUSHIKI KAISHA TOS-
HIBA — JP.

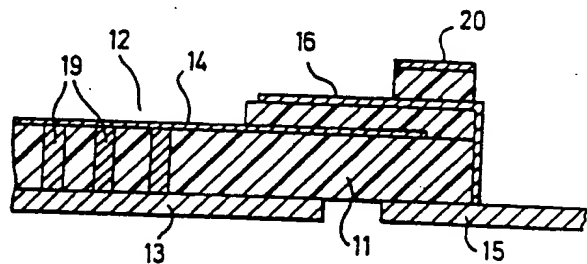
⑦2 Inventeur(s) : Sudo Toshio.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : Cabinet Bonnet-Thirion et G. Foldès.

⑤4 Dispositif de circuit intégré à semi-conducteurs.

⑤7 Un dispositif de circuit intégré à semi-conducteurs com-
porte une base de boîtier 11 et une cavité 12 sur laquelle est
façonnée une couche-électrode de masse 14. Une pastille de
circuit intégré à semi-conducteurs est prévue sur la couche-
électrode de masse. Des condensateurs de découplage sont
prévus sur la surface de la cavité 12. Une plaque métallique de
masse 13 et de fils extérieurs 15 sont façonnés sur la surface
inférieure de la base de boîtier 11. Un moyen de liaison
métallique 19 est prévu à travers la base du boîtier pour relier
électriquement et thermiquement la couche-électrode de
masse 14 et la plaque métallique de masse 13.



La présente invention a trait d'une manière générale à des dispositifs de circuit intégré à semi-conducteurs auxquels est incorporé un élément logique à semi-conducteurs à action rapide.

5 Depuis peu, avec la mise au point d'éléments semi-conducteurs à jonction, les opérations logiques à grande vitesse sont apparues dans le domaine des circuits intégrés semi-conducteurs. L'intérêt s'est porté notamment sur les circuits intégrés logiques à l'arséniure de gallium comportant des transistors à effet de champ intégrés dans le substrat en GaAs.

Toutefois, il s'est posé un problème : on porte atteinte à l'excellente vitesse de fonctionnement que présente en soi la pastille de circuit intégré à l'arséniure de gallium si l'on place la pastille dans le même boîtier que des circuits intégrés au silicium. En effet, du courant transitoire abrupt s'écoule dans la ligne d'alimentation lors de la commutation à grande vitesse d'éléments logiques intérieurs. Ce courant transitoire abrupt fait baisser la tension d'alimentation du fait de l'inductance des lignes d'alimentation. Par exemple, si le courant transitoire passant dans les lignes d'alimentation au cours d'un temps de commutation de 100 psec est de 10 mA et que l'inductance des lignes d'alimentation soit dans le boîtier de 2 nH, la chute de la tension d'alimentation est d'environ 200 mV.

Cette perturbation de la tension d'alimentation rend instable le fonctionnement des éléments logiques intérieurs. En particulier, la marge de bruit d'éléments logiques utilisant des transistors MESFET à l'arséniure de gallium est très réduite, de sorte que les très faibles perturbations de la tension d'alimentation empêchent un fonctionnement normal. Par conséquent, les commutations à grande vitesse soulèvent des difficultés.

Dans le circuit intégré à vitesse faible courant, on a remédié à la perturbation précitée de la tension d'alimentation en montant un condensateur de découplage entre la ligne d'alimentation et la ligne de terre à l'extérieur du boîtier. Toutefois, dans les circuits à grande vitesse, par exemple

circuits intégrés logique à l'arséniure de gallium, l'effet exercé par l'inductance de la ligne d'alimentation à l'intérieur du boîtier n'était pas compensé par le condensateur monté à l'extérieur du boîtier.

5 Il existe d'autres raisons pour lesquelles il ne convient pas de disposer un circuit intégré logique à l'arséniure de gallium dans le boîtier courant du circuit intégré à faible vitesse. On peut citer la réflexion subie par le
10 impédances caractéristiques des conducteurs intérieurs au boîtier, le couplage parasite entre les conducteurs de signal intérieurs au boîtier, et le défaut d'adaptation des impédances caractéristiques des conducteurs intérieurs au boîtier et de la ligne présente sous forme de microbande sur un cir-
15 cuit imprimé lors de l'assemblage du circuit intégré logique à l'arséniure de gallium sur le circuit imprimé, et analogues.

La présente invention a pour but de réaliser un dispositif de circuit intégré à semi-conducteurs comportant un
20 boîtier amélioré utilisant des dispositifs à grande vitesse.

En bref, suivant un aspect de l'invention, il est prévu un dispositif de circuit intégré à semi-conducteurs comportant une base de boîtier et une cavité sur laquelle est réalisée une couche-électrode de masse. Une pastille de cir-
25 cuit intégré à semi-conducteurs est prévue sur la couche-électrode de masse. Des condensateurs de découplage sont prévus sur la surface de la cavité. Une plaque métallique de masse et des fils extérieurs sont façonnés sur la surface du dessous de la base de boîtier. Un moyen de liaison métalli-
30 que traverse la base du boîtier pour établir une liaison électrique et thermique entre la couche-électrode de masse et la plaque métallique de masse.

On comprendra mieux l'invention et maints avantages qu'elle offre d'après la description détaillée donnée ci-dessous de certaines de ses réalisations préférées en se
35 référant aux dessins annexés, sur lesquels :

les figures 1 à 3 sont des dessins indiquant schématiquement la configuration d'un boîtier comportant un disposi-

tif de circuit intégré à semi-conducteurs suivant un premier mode de réalisation de l'invention, la figure 1 étant une vue en plan, la figure 2, une vue en coupe droite suivant la ligne A-A de la figure 1 et la figure 3, une vue en coupe droite suivant la ligne B-B de la figure 1 ;

la figure 4 est une vue en coupe droite partielle illustrant l'état d'assemblage du boîtier suivant l'invention sur une plaquette à circuit imprimé ;

les figures 5 et 6 sont des dessins indiquant schématiquement la configuration d'un dispositif de circuit intégré à semi-conducteurs suivant le premier mode de réalisation de l'invention, la figure 5 étant une vue en plan et la figure 6, une vue en coupe droite du dispositif scellé selon la figure 5 ;

la figure 7 est une vue en coupe droite d'un dispositif de circuit intégré à semi-conducteurs suivant un second mode de réalisation de l'invention.

Les figures 1 à 3 représentent la structure d'un boîtier selon un premier mode de réalisation de l'invention. La référence 11 désigne une base de boîtier en céramique. Une cavité 12 munie d'une pastille de circuit imprimé (non représentée) est ménagée au centre de la base de boîtier 11. Une plaque métallique de masse 13 en cuivre-tungstène est fixée sur le bas de la base de boîtier 11. Une couche-électrode de masse 14 est façonnée sur la surface de la cavité 12. La plaque métallique de masse 13 et la couche-électrode de masse 14 sont reliées, électriquement et thermiquement, par du tungstène présent dans des trous traversants 19 ménagés dans la base de boîtier 11. De nombreux conducteurs 16 de liaison entre les bornes de la plaquette à circuit imprimé et des fils extérieurs 15 sont prévus autour de la cavité 12. Les fils extérieurs sont en Kovar. L'épaisseur de la plaque métallique de masse 13 est ajustée en sorte d'être égale à celle du fil extérieur 15. Autrement dit, la plaque métallique de masse 13 et le conducteur extérieur 15 sont de niveau.

De larges motifs métalliques 17 sont façonnés, simultanément au façonnage des conducteurs 16, sur chaque coin de

la base de boîtier 11. Quatre condensateurs de découplage 18 sont montés chacun sur l'un des larges motifs métalliques 17. Les conducteurs 16 sont formés sur la surface d'une couche isolante en forme de lingue. Un motif métallique en forme de lingue 20 est façonné sur la partie la plus extérieure de la base de boîtier 11 et se dresse en partie plus haut que les conducteurs 16. Ce motif métallique en forme de lingue 20 est formé sur la surface de la couche isolante en forme de lingue. Le motif métallique en forme de lingue 20 sert à souder la lingue en Kovar de fermeture étanche.

Des motifs métallisés 21 sont réalisés dans le voisinage de chacune des arêtes de la base de boîtier 11. Ces motifs métallisés 21 sont électriquement reliés, respectivement, aux motifs métalliques en forme de lingue 20, aux larges motifs métalliques 17 affectés aux condensateurs de découplage 18 et à la couche-électrode de masse 14 de la plaquette de circuit imprimé. La référence 22 désigne une marque-repère indiquant l'orientation du boîtier.

Dans cette réalisation, les condensateurs de découplage sont prévus à l'intérieur du boîtier, aussi près que possible, de façon à diminuer le bruit de tension d'alimentation parce que les condensateurs de découplage peuvent compenser efficacement les perturbations de la tension d'alimentation. La plaque métallique de masse sert également à l'évacuation du rayonnement thermique par l'intermédiaire des éléments métalliques enfouis à l'intérieur des trous.

La figure 4 est une vue en coupe droite partielle illustrant l'état d'assemblage du boîtier suivant l'invention sur une pastille de circuit imprimé en tant qu'application possible de l'invention. Une couche métallique de masse 23 est façonnée sur une plaquette à circuit imprimé 25. Cette couche métallique 23 prévue sur la plaquette à circuit imprimé 25 est reliée électriquement et thermiquement à la plaque métallique de masse 13. Une couche métallique de transmission de signal 31 est aussi façonnée sur la plaquette 25 et est de niveau avec la couche métallique de masse 23, c'est-à-dire que les épaisseurs des deux couches 23 et 31 sont égales. En conséquence, le fil extérieur 15 façonné sur le bas de la

base de boîtier 11 et la couche métallique de transmission de signaux 31 sont reliés sans désadaptation.

Les figures 5 et 6 sont des dessins indiquant schématiquement la configuration de la première réalisation de l'invention. Une pastille de circuit intégré 26 est du type logique à l'arséniure de gallium, comportant par exemple des MESFET à l'arséniure de gallium, et est fixée sur la couche-électrode de masse 14 de la cavité 12 ménagée au centre de la base de boîtier 11. Les bornes et les conducteurs 16 sont reliés à l'aide de fils d'interconnexion 27. Tant les bornes d'alimentation de la plaquette 26 que les conducteurs d'alimentation prévus sur la base de boîtier 11 sont disposés le plus près possible de chacun des quatre coins de la base de boîtier 11, et les électrodes supérieures des condensateurs de découplage 18 sont reliées à ces bornes d'alimentation et conducteurs d'alimentation sur la plus faible distance.

Sur les figures 5 et 6, on n'a figuré que sur un des côtés une tension d'alimentation VDD, les autres côtés étant bien entendu semblables. Certaines bornes traitant les signaux à grande vitesse sont interposées entre les bornes de terre ou les bornes sous tension continue, dans les bornes extérieures, la borne à grande vitesse S est interposée entre les bornes de terre G.

Ensuite, on prévoit une lingue en Kovar 28 sur le motif métallique en forme de lingue 20 après avoir effectué l'opération d'interconnexion et la fermeture étanche à l'aide d'un couvercle métallique. Cette lingue en Kovar 28 et le couvercle métallique 29 sont électriquement reliés à la couche-électrode de masse 14 et aux motifs métalliques larges 17.

Selon la présente invention, les condensateurs de découplage 18 sont disposés à l'intérieur du boîtier en même temps que la pastille 26, ce qui compense efficacement les perturbations de la tension d'alimentation. Par conséquent, la présente invention permet de tirer le meilleur parti du fonctionnement à grande vitesse de la pastille de circuit intégré 26. De plus, les condensateurs de découplage 18 sont disposés aux quatre coins sans conducteurs et sont en le même métal que les conducteurs 16. Par conséquent, il n'est

pas besoin de zones spéciales pour les condensateurs de découplage 18 ni de structure complexe et la structure ainsi que les opérations de fabrication sont très simples.

Le couvercle métallique 29 est électriquement relié à la couche-électrode de masse 14 sur le bas de la base de boîtier 11. En conséquence, la structure selon l'invention assure une excellente étanchéité électrique. La conductibilité thermique de la plaquette de circuit imprimé 26 se trouve aussi améliorée, du fait que le dessous de la plaquette 26 est en liaison thermique avec la plaque métallique de masse 13 prévue en bas de la base de boîtier 11, par l'intermédiaire du métal enfoui dans les trous traversants 19.

En outre, les conducteurs 16 ont l'apparence d'une structure de ligne à microbande, mais ils jouent le rôle de pseudo ligne coplanaire du fait que les conducteurs de transmission de signaux affectés au signal à haute fréquence sont interposés entre deux conducteurs de masse. Par conséquent, le couplage parasite entre conducteurs de signaux se trouve efficacement restreint. De plus, l'impédance caractéristique des motifs de conducteurs est conçue en tant que ligne coplanaire et l'on obtient d'excellentes caractéristiques de transmission. Le défaut d'adaptation d'impédance entre le fil extérieur fixé au bas de la base de boîtier et la ligne en microbande façonnée sur le circuit imprimé est restreint par détermination judicieuse de l'épaisseur de la plaque métallique de masse 13 et du fil extérieur 15.

La figure 7 est une vue en coupe droite d'un circuit intégré à semi-conducteurs suivant un second mode de réalisation de l'invention. Dans cette réalisation, c'est une électrode de masse unitaire 30 qui est prévue, au lieu des trous traversants sus-mentionnés, dans la base de boîtier 11, et elle peut être connectée au bas de la pastille 26 directement ou par l'intermédiaire de la couche-électrode de masse 14. L'électrode de masse unitaire 30 est plus apte que les trous traversants à transmettre la chaleur.

Dans les réalisations décrites ci-dessus, le nombre

de condensateurs de découplage est limité à quatre, mais on peut choisir ce nombre à volonté. Si les conducteurs extérieurs sont prévus sur deux côtés seulement du boîtier, on peut disposer les condensateurs de découplage sur un autre

5 côté du boîtier.

REVENDICATIONS

1. Dispositif de circuit intégré à semi-conducteurs, caractérisé en ce qu'il comprend :

- une base de boîtier (11) présentant une cavité (12) ;
- 5 - une couche-électrode de masse (14) façonnée sur la cavité ;
- une pastille de circuit intégré à semi-conducteurs (26) formée sur la couche-électrode de masse ;
- des condensateurs de découplage (18) prévus sur la
- 10 cavité ;
- une plaque métallique de masse (13) prévue sur la surface extérieure de la base de boîtier (11) ;
- un moyen de liaison métallique (19;30) prévu à travers la base de boîtier pour relier la couche-électrode de
- 15 masse et la plaque métallique de masse ;
- des fils extérieurs (15) prévus sur la surface du bas de la base de boîtier.

2. Dispositif de circuit intégré à semi-conducteurs selon la revendication 1, caractérisé en ce que des condensateurs de découplage (18) sont disposés aux coins de la

20 cavité (12).

3. Dispositif de circuit intégré à semi-conducteurs selon la revendication 1, caractérisé en ce que les condensateurs de découplage sont reliés aux lignes d'alimentation.

25 4. Dispositif de circuit intégré à semi-conducteurs selon la revendication 1, caractérisé en ce que la base de boîtier est en céramique.

5. Dispositif de circuit intégré à semi-conducteurs selon la revendication 1, caractérisé en ce que le moyen de

30 liaison métallique est constitué par du métal enfoui dans des trous traversants (19).

6. Dispositif de circuit intégré à semi-conducteurs selon la revendication 1, caractérisé en ce que le moyen de liaison métallique est une électrode de masse unitaire (30)

35 solidaire de la plaque métallique de masse (13).

7. Dispositif de circuit imprimé à semi-conducteurs selon la revendication 1, caractérisé en ce que la plaque métallique de masse (13) et le fil extérieur (15) s'étendent

en hauteur jusqu'à un même plan.

8. Dispositif de circuit intégré à semi-conducteurs selon la revendication 1, caractérisé en ce que la pastille de circuit intégré à semi-conducteurs (26) est un circuit
5 intégré logique à l'arséniure de gallium.

9. Dispositif de circuit intégré à semi-conducteurs, caractérisé en ce qu'il comprend :

- une base en céramique (11) ;
- une couche-électrode de masse (14) façonnée sur la
10 surface de la base en céramique ;
- une pastille de circuit intégré à semi-conducteurs (26) prévue sur la couche-électrode de masse ;
- une plaque métallique de masse (13) prévue sur la surface inférieure de la base en céramique ;
- 15 - une première couche isolante en forme de lingue prévue sur la partie périphérique de la base en céramique entourant la pastille (26) ;
- des conducteurs de transmission de signal (16) façonnés sur la première couche isolante en forme de lingue ;
- 20 - des condensateurs de découplage (18) prévus dans les zones exemptes de conducteurs de transmission de signal sur la première couche isolante en forme de lingue ;
- des conducteurs d'interconnexion (27) reliant les bornes de la plaquette (26) et les conducteurs de transmis-
25 sion de signal (16) ;
- une seconde couche isolante en forme de lingue prévue sur la partie périphérique de la première couche isolante en forme de lingue ;
- un couvercle métallique (29) hermétiquement appliqué
30 sur la seconde couche isolante en forme de lingue ;
- un moyen de liaison métallique (19;30) prévu à travers la base du boîtier pour relier la couche-électrode de masse et la plaque métallique de masse.

10. Dispositif de circuit intégré à semi-conducteurs
35 selon la revendication 9, caractérisé en ce que des condensateurs de découplage (18) sont disposés dans les coins de la première couche isolante en forme de lingue.

11. Dispositif de circuit intégré à semi-conducteurs selon la revendication 9, caractérisé en ce que le moyen de liaison métallique est constitué par du métal enfoui dans des trous traversants (19).

5 12. Dispositif de circuit intégré à semi-conducteurs selon la revendication 9, caractérisé en ce que le moyen de liaison métallique est une électrode unitaire (30) de jonction avec la plaque métallique de masse (13).

10 13. Dispositif de circuit intégré à semi-conducteurs selon la revendication 9, caractérisé en ce que la plaque métallique de masse (13) et le fil extérieur (15) sont délimités en hauteur par un même plan.

15 14. Dispositif de circuit intégré à semi-conducteurs selon la revendication 9, caractérisé en ce que la pastille de circuit intégré à semi-conducteurs (26) est un circuit intégré logique à l'arséniure de gallium.

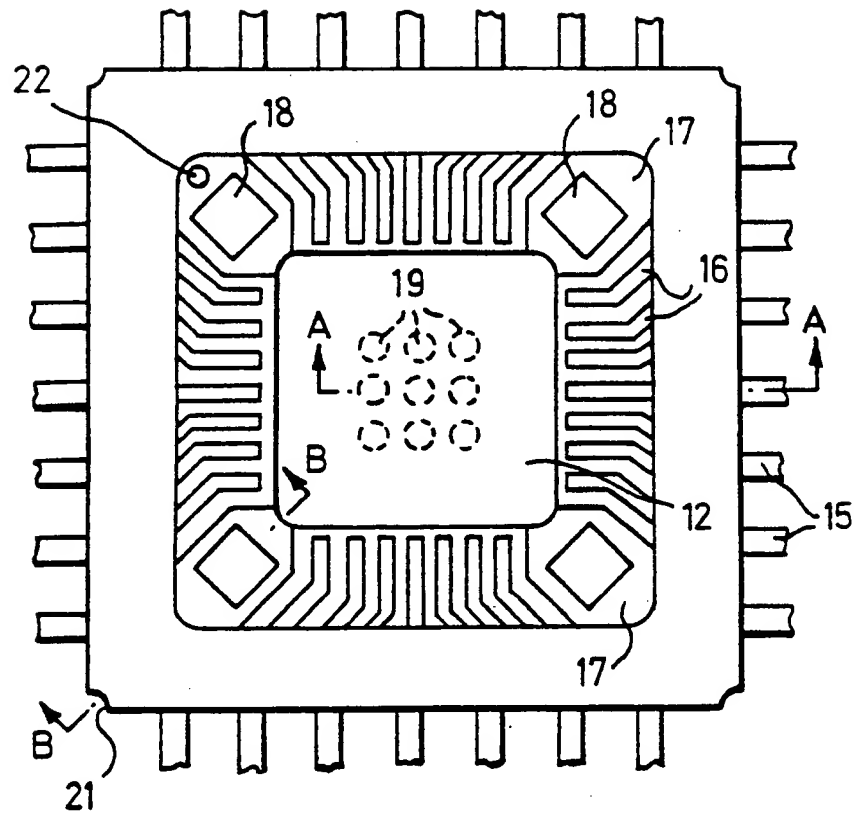


FIG. 1.

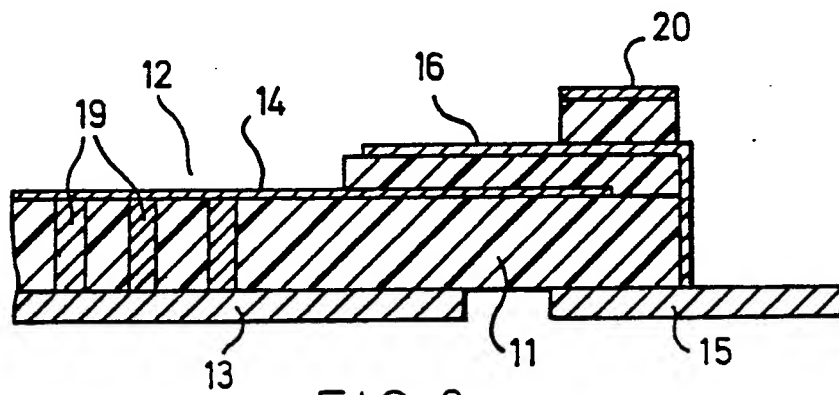


FIG. 2.

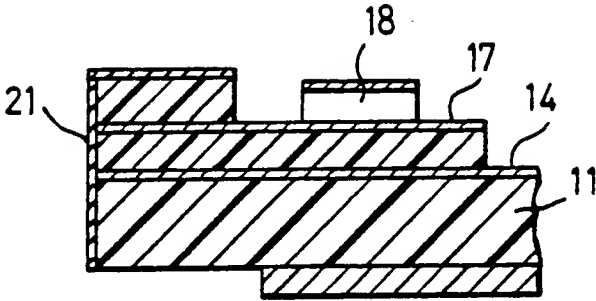


FIG.3.

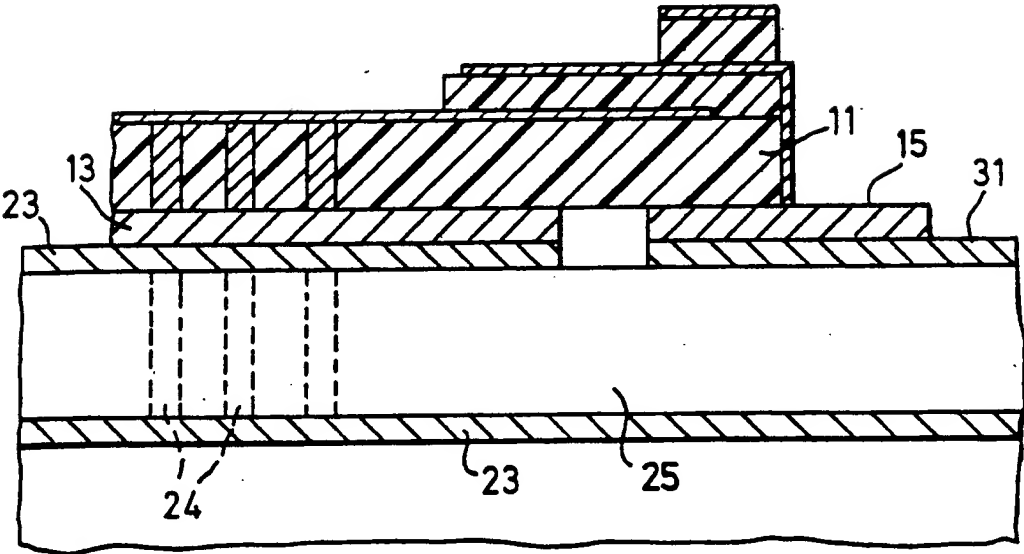


FIG.4.

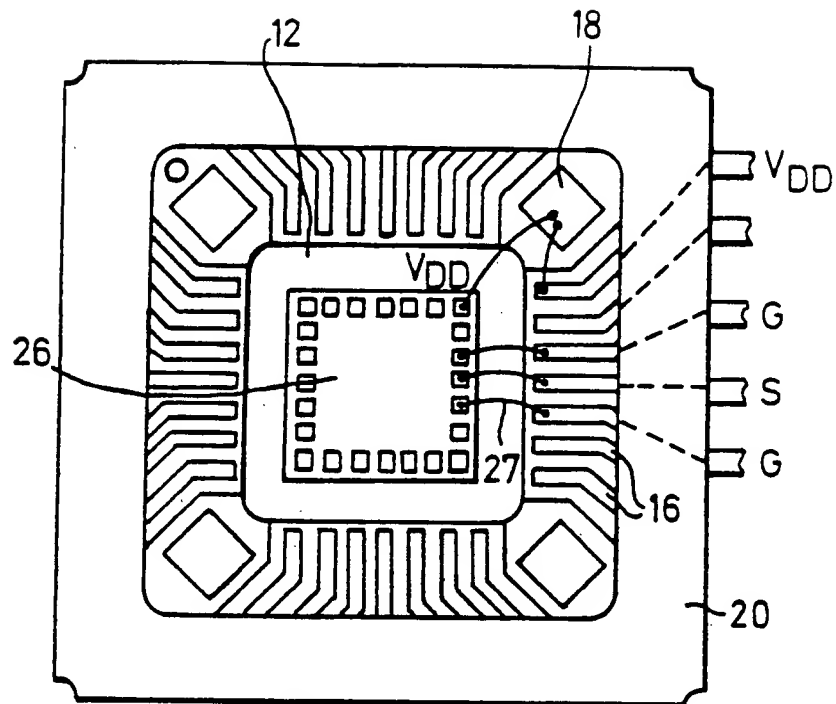


FIG. 5.

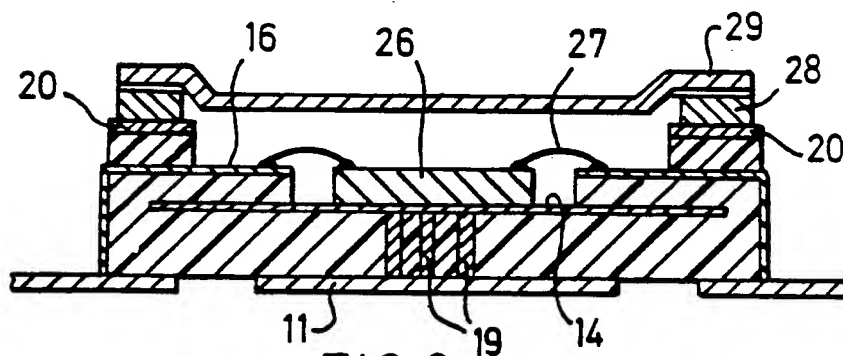


FIG. 6.

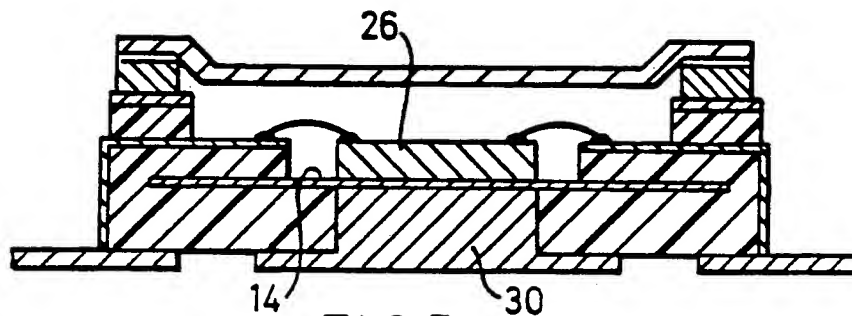


FIG. 7.